

## 第二章 半导体硅材料基础

**一般而言，制作太阳能电池的最基本材料是半导体材料，目前主要是硅材料。因而本章将介绍一些半导体硅材料的基本知识，特别是本征与掺杂硅半导体、pn结以及半导体的光学性质等内容。**

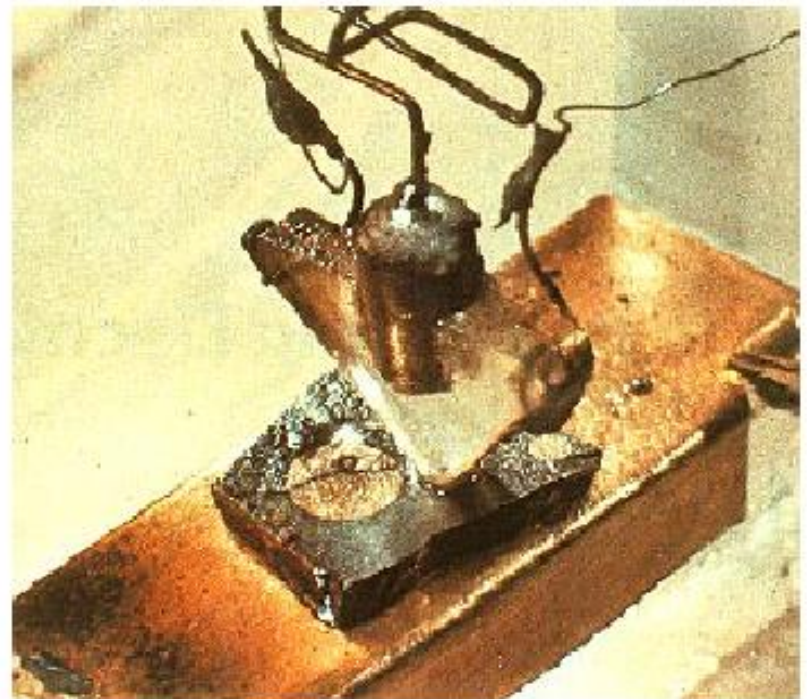
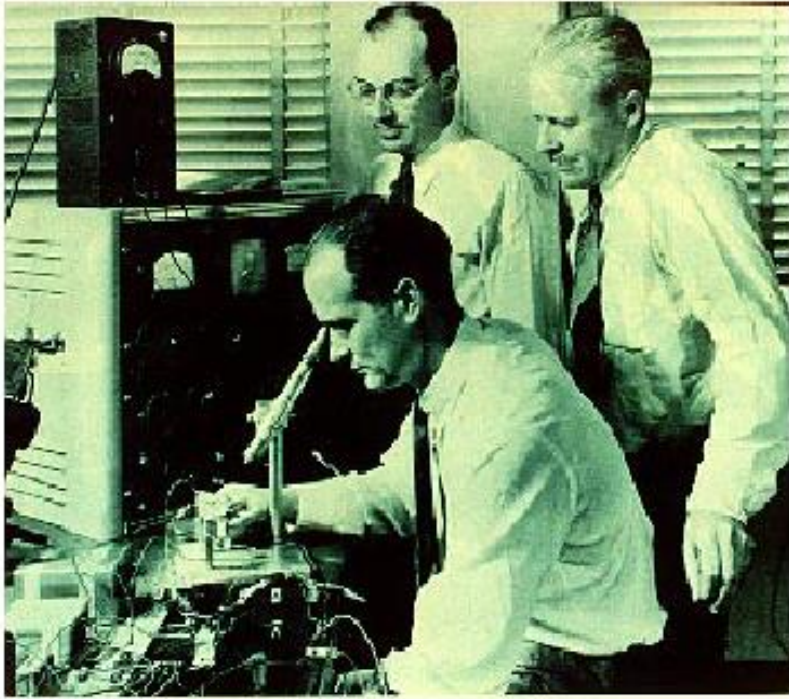
# 什么是半导体？

半导体是一种具有特殊导电性能的功能材料，其电阻率介于 $10^{-4}$ 到 $10^{10}$ 欧姆·厘米之间，介于金属导体和绝缘体之间。半导体的导电性质可以随着材料的纯度、温度及其它外界条件（如光照）的不同而变化。

Insulators	$\sigma = 10^{-22}$ to $10^{-13}$	$(\Omega \text{ cm})^{-1}$
Electrolytes	$\sigma = 10^{-13}$ to $10^{-10}$	$(\Omega \text{ cm})^{-1}$
Semiconductors	$\sigma = 10^{-10}$ to $10^3$	$(\Omega \text{ cm})^{-1}$
Metals	$\sigma = 1$ to $10^3$	$(\Omega \text{ cm})^{-1}$
Superconductors	$\sigma > 10^3$	$(\Omega \text{ cm})^{-1}$



# 第一个晶体管的诞生



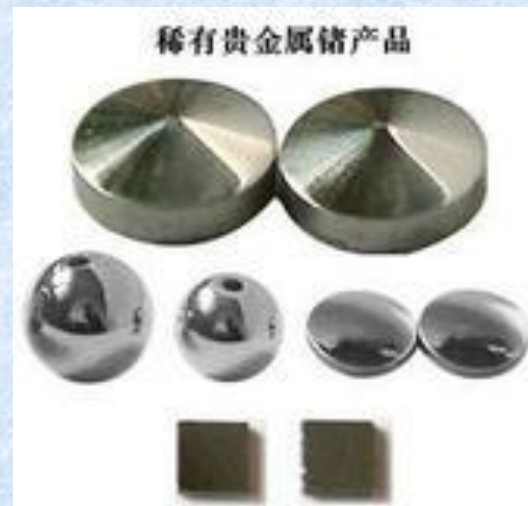
(Reprinted with permission of Lucent Technologies).

John Bardeen and Walter Brattain at Bell Laboratories constructed the first solid-state transistor. This PNP point-contact germanium transistor operated with a power gain of 18 on Dec. 23, 1947. With their manager, William Shockley, they won the Nobel Prize in 1956.

# 重要的半导体材料硅(Si)、锗(Ge)等都属于第IV族元素

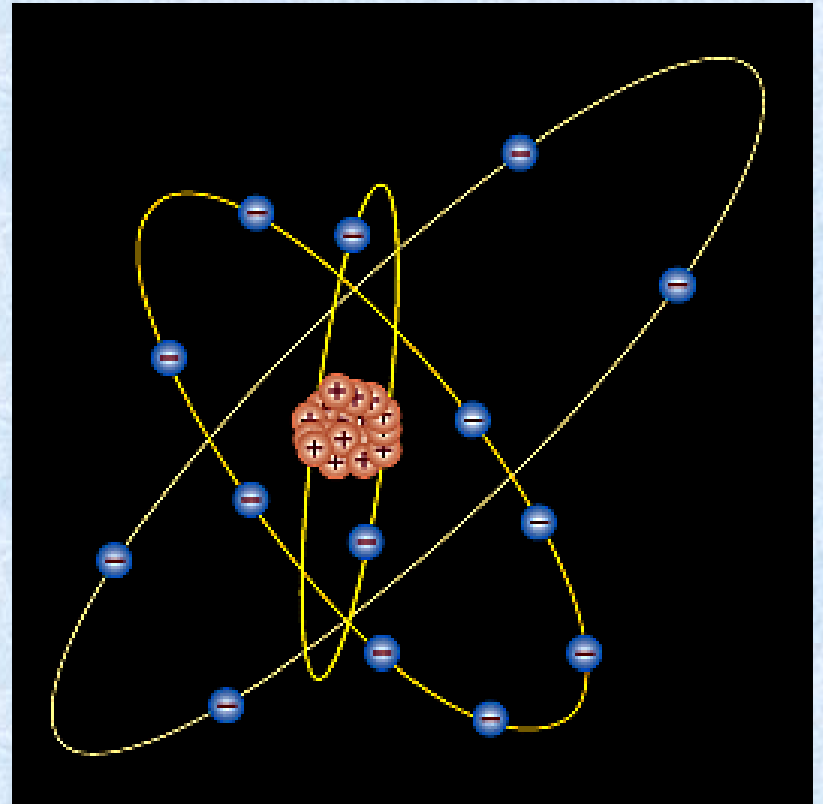
Silicon: 14  $1s^2 2s^2 2p^6 3s^2 3p^2$   $3s^2 3p^2$

Germanium: 32  $1s^2 2s^2 2p^6 3s^2 3p^6 3d^{10} 4s^2 4p^2$   $4s^2 4p^2$



# 硅(Silicon)

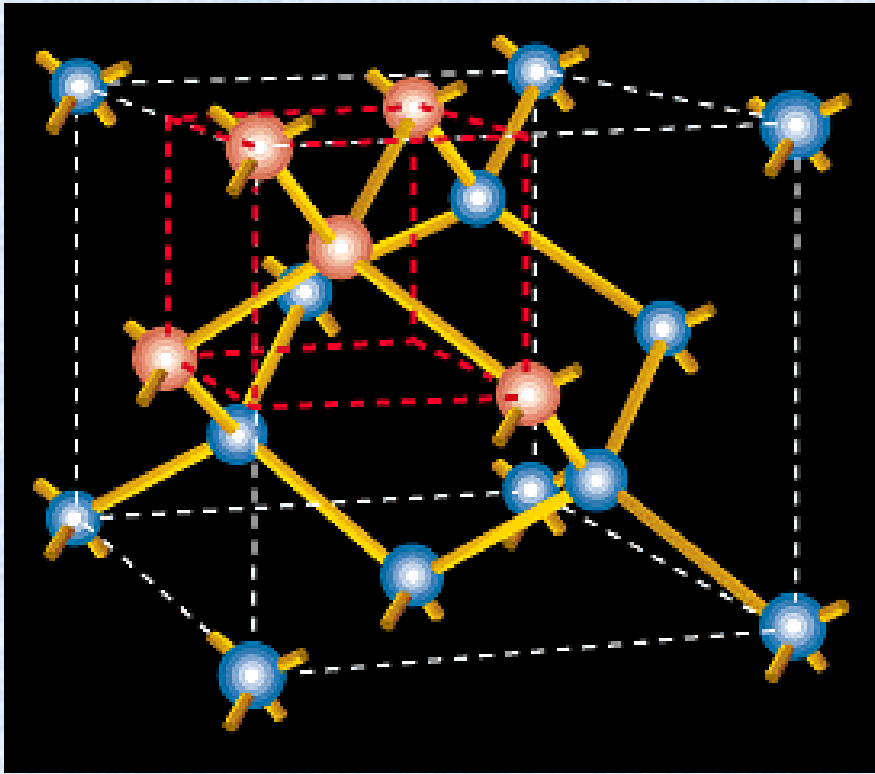
The silicon atom has 14 electrons, but their natural orbital arrangement allows only the outer four of these to be given to, accepted from, or shared with other atoms. These outer four electrons, called "valence" electrons, play an important role in the photovoltaic effect.





Large numbers of silicon atoms, through their valence electrons, can bond together to form a crystal.

硅的晶格结构属于金刚石型结构；这种结构特点是：每个原子周围有四个最紧邻的原子，组成一个四面体结构。



In a crystalline solid, each silicon atom normally shares one of its four valence electrons in a "covalent" bond with each of four neighboring silicon atoms. The solid, then, consists of basic units of five silicon atoms: the original atom plus the four other atoms with which it shares its valence electrons.

# 本征半导体和杂质半导体



# 本征半导体

**所谓本征半导体就是一块没有杂质和缺陷的半导体。**

在绝对零度时，价带中所有量子态都被电子占据，而导带中所有量子态都是空的。当温度大于零度时，就会有电子从价带由于本征激发跃迁至导带，同时在价带中产生空穴。由于电子和空穴是成对产生的，导带中电子的浓度 $n_0$ 应等于价带中空穴的浓度 $p_0$ ，即有： $n_0=p_0$ 。

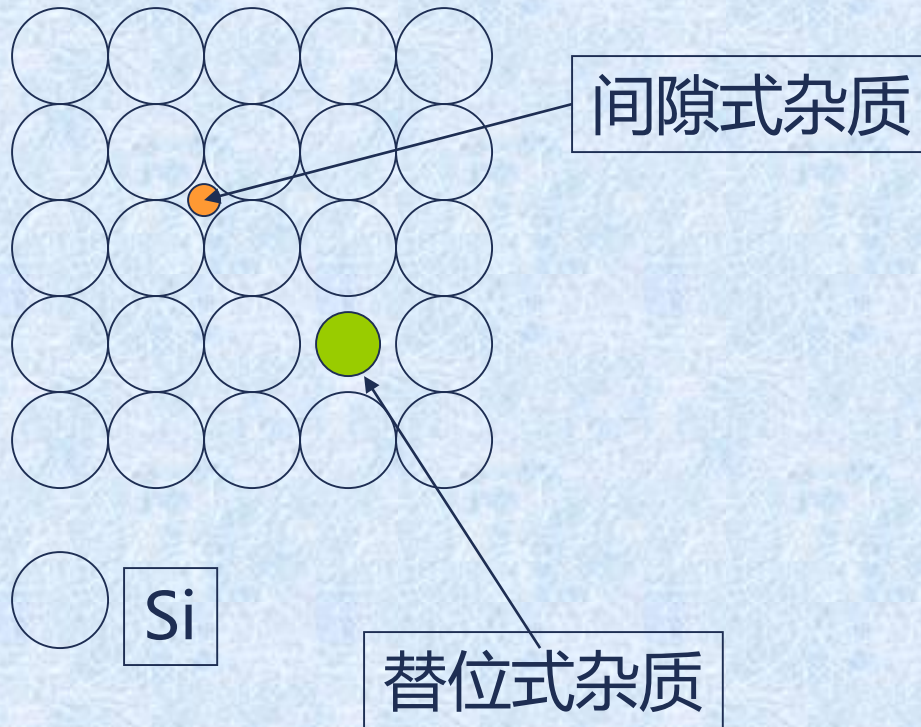
# 杂质半导体

在实际应用的半导体材料晶格中，总是存在着偏离理想情况的各种复杂现象。包括存在各种杂质和缺陷。实践表明：半导体的导电性可以通过掺入适量的杂质来控制，这是半导体能够制成各种器件的重要原因。例如对本征半导体硅（Si）掺入百万分之一的杂质，其电阻率就会从 $10^5$ 欧姆·厘米下降到只有几个欧姆·厘米。

以下我们以Si中杂质为例来介绍半导体中杂质的作用。

# 替位式杂质和间隙式杂质

以硅为例：杂质原子进入半导体硅中，只可能以两种方式存在。



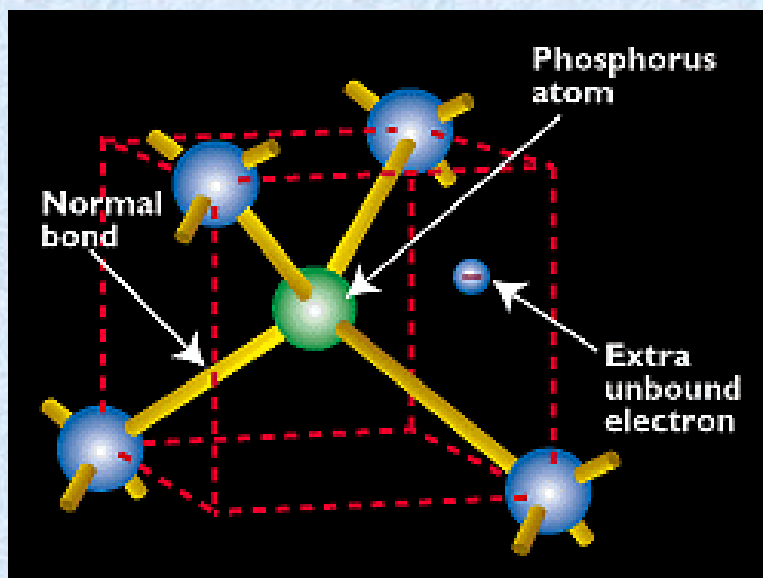
一种方式是杂质原子位于晶格原子间的间隙位置，称为**间隙式杂质**；

另一种方式是杂质原子取代晶格原子而位于晶格处，称为**替位式杂质**。

间隙式杂质一般比较小；而形成替位式杂质时，要求替位式杂质原子的大小与被取代的晶格原子的大小比较接近。如；III、V族元素在Si晶体中都是替位式杂质。

# 施主杂质、施主能级

下面讨论硅中掺磷(P)的情况：



当一个磷原子占据了硅原子的位置，由于磷原子有五个价电子，其中四个与周围四个硅原子形成共价键，还剩余一个价电子。同时，磷原子所在处也多余一个正电荷。所以磷原子替代硅原子后，其效果是形成一个正电中心 $P^+$ 和一个多余的价电子。这个多余的价电子就束缚在正电中心 $P^+$ 周围。



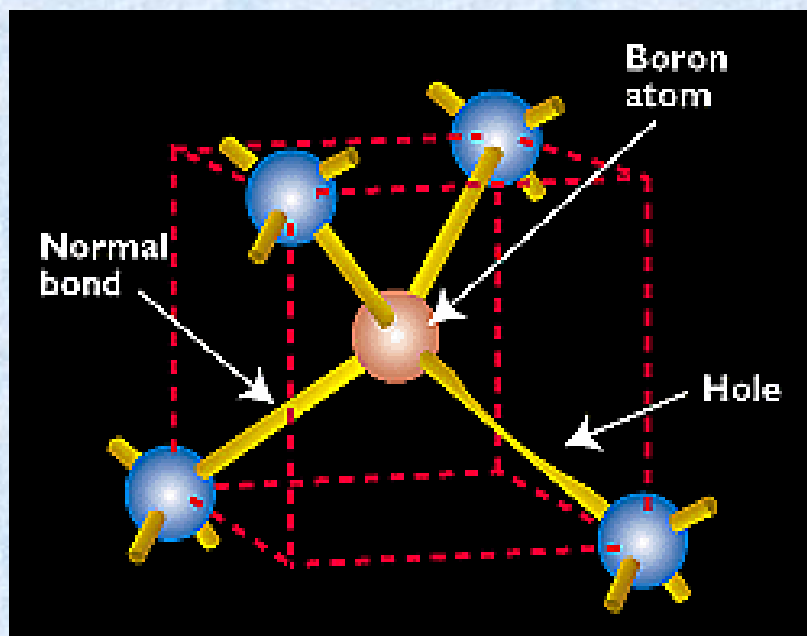
# 杂质电离

在正电中心周围的那个多余的价电子受到的束缚作用比共价键的束缚作用弱得多，只要很少的能量就可以使它挣脱束缚成为导电电子在晶格中自由运动。这时，磷原子就成为少了一个价电子的磷离子( $P^+$ )，它是一个不可移动的正电中心。上述电子脱离杂质原子束缚成为导电电子的过程称为杂质电离；使这个多余的价电子挣脱束缚成为导电电子所需要的能量称为杂质电离能。用 $\Delta E_D$ 表示，实验测量表明：V族杂质元素在硅中的电离能很小，约为0.04-0.05eV。

**V族杂质在硅中电离时，能够释放电子而产生导电电子并形成正电中心，称它们是施主杂质或 n型杂质。**

# 受主杂质、受主能级

下面讨论硅中掺硼(B)的情况：



当一个硼原子占据了硅原子的位置，由于磷原子有三个价电子，当它与周围四个硅原子形成共价键时，还缺少一个价电子，必须从别处的硅原子中夺取一个价电子。于是，在硅晶体的共价键中产生了一个空穴。同时，硼原子接受一个电子后成为带负电的硼离子( $B^-$ )，称为负电中心。所以硼原子替代硅原子后，其效果是形成一个负电中心 $B^-$ 和一个空穴。

带负电的硼离子和带正电的空穴之间有静电引力作用，所以这个空穴受到硼离子的束缚，在硼离子附近运动。不过，这种束缚是很弱的，只需很少的能量就可以使空穴挣脱束缚成为在晶体的共价键中自由运动的导电空穴。而硼原子成为多一个价电子的硼离子，是一个不可移动的负电中心。

因为III族杂质在硅中能够接受电子而产生导电空穴，并形成负电中心，所以称它们为**受主杂质或p型杂质**。空穴挣脱受主杂质束缚的过程称为受主电离。受主杂质未电离时是中性的，称为束缚态或中性态。电离后成为负电中心，称为受主离化态。

在纯净的半导体中掺入受主杂质后，受主杂质电离，使价带中的导电空穴增多，增强了半导体的导电能力。通常把主要依靠空穴导电的半导体称为**空穴型或 p型半导体**。

在n型半导体中：电子浓度 $n \gg$  空穴浓度 $p$       $np = n_i^2$

电子是多数载流子，简称多子，  
空穴是少数载流子，简称少子。

对于p型半导体：空穴浓度 $p \gg$  电子浓度 $n$ ； $np = n_i^2$

空穴是多数载流子，简称多子，  
电子是少数载流子，简称少子。



总之，根据对导电性的影响，半导体中的杂质又可分为两种类型。当杂质能级能提供电子时（施主杂质），半导体主要靠杂质电离后提供的电子导电，这种半导体称为n型半导体；另一种杂质可以提供禁带中空的能级（受主杂质），因而价带中有些电子可以激发到受主能级上而在价带中产生大量空穴，这种半导体称为p型半导体，其主要靠空穴导电。

**思考题：当半导体中同时掺入施主和受主杂质时会发生什么？**

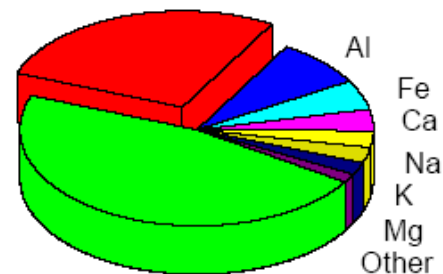
# Why Silicon?

Si在地壳中含量有25.8%，相对于Ge有以下优点：

1. 工作温度高(带隙大);
2. 氧化特性好;
3. 表面张力大,比重小;
4. 其他如结晶性能,欧姆接触性质好;

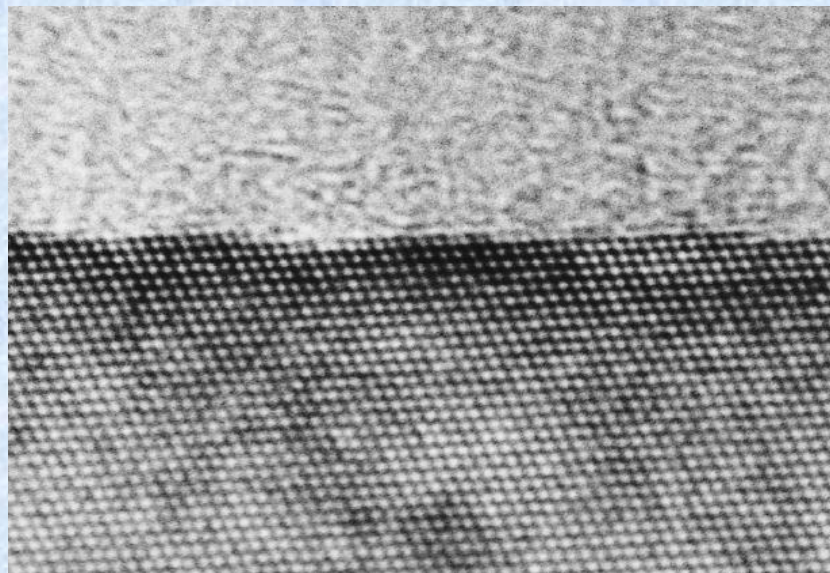
Earth's Crust:  
(Composition by Weight)

27.7% Silicon



46.6% Oxygen

HyperPhysics (© C. R. Nave, 2006)

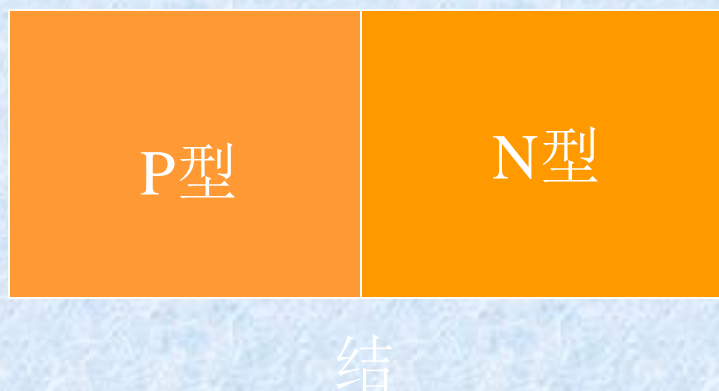


Electron Microscopy (TEM) of SiO<sub>2</sub> on Si

## 三、pn结

# 1、pn结的形成和杂质分布

在一块n型（或p型）半导体单晶上，用适当的工艺方法（如：合金法、扩散法、生长法、离子注入法等）把p型（或n型）杂质掺入其中，使这块单晶的不同区域分别具有n型和p型的导电类型，在二者的交界面出就形成了pn结。





# 合金法制备pn结

下图表示用合金法制造pn结的过程，把一小粒铝放在一块n型单晶硅片上，加热到一定程度，形成铝硅的熔融体，然后降低温度，熔融体开始凝固，在n型硅片上形成一含有高浓度铝的p型硅薄层，它和n型硅衬底的交界面处即为pn结。

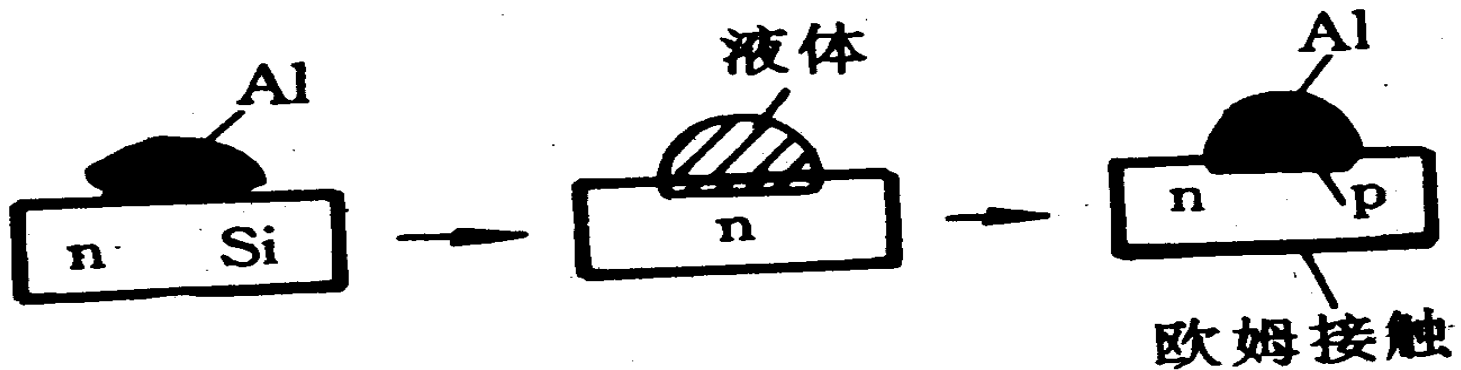
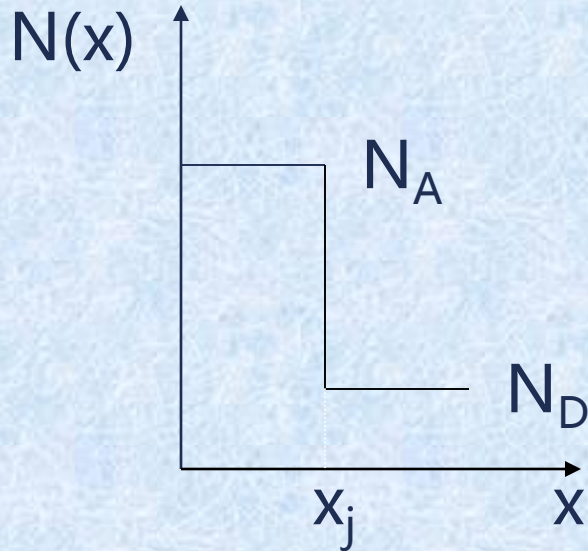


图 6-2 合金法制造 p-n 结过程

合金结的杂质分布如下图所示，其特点是n型区中的施主杂质浓度为 $N_D$ ，而且是均匀分布，p型区中受主杂质浓度为 $N_A$ ，也是均匀分布。在交界面处，杂质浓度由 $N_A$ （p型）突变为 $N_D$ （n型），具有这种杂质分布的pn结称为突变结。



设pn结的位置在 $x=x_j$ 处，  
则突变结的杂质分布可以表示为：

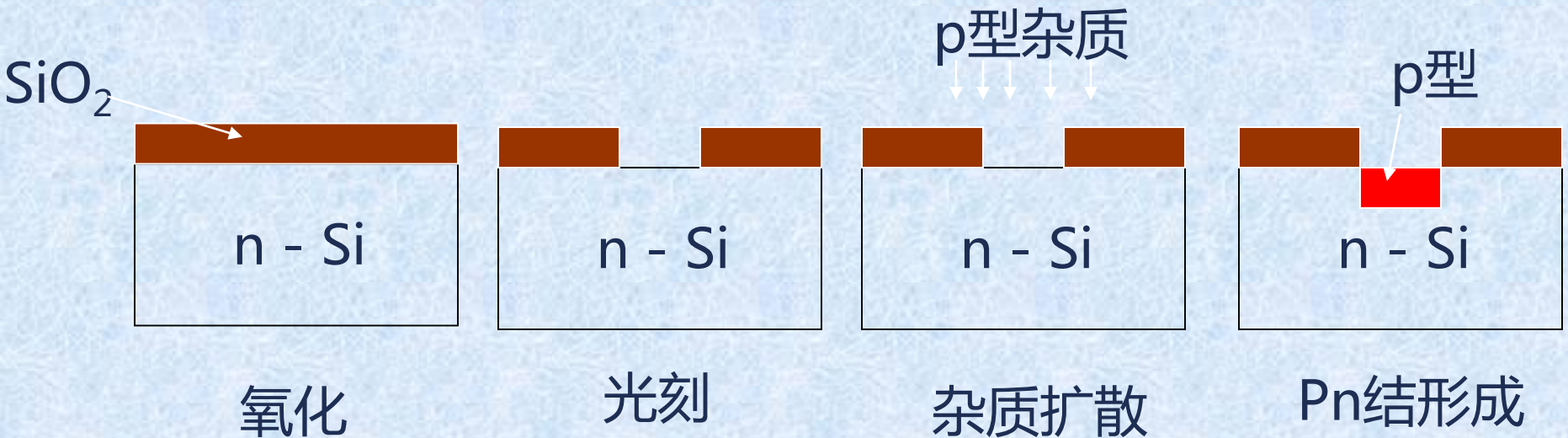
$$x < x_j, N(x) = N_A$$

$$x > x_j, N(x) = N_D$$

实际的突变结，两边的杂质浓度相差很多，通常称这种结为单边突变结（这里是 $p^+n$ 结）。

# 扩散法制造pn结

下图是用扩散法制造pn结（也称扩散结）的过程。它是在n型单晶硅片上，通过氧化、光刻、扩散等工艺制得的pn结。其杂质分布由扩散过程及杂质补偿决定。



在扩散结中，杂质浓度从p区到n区是逐渐变化的，通常称为缓变结，如下图所示。

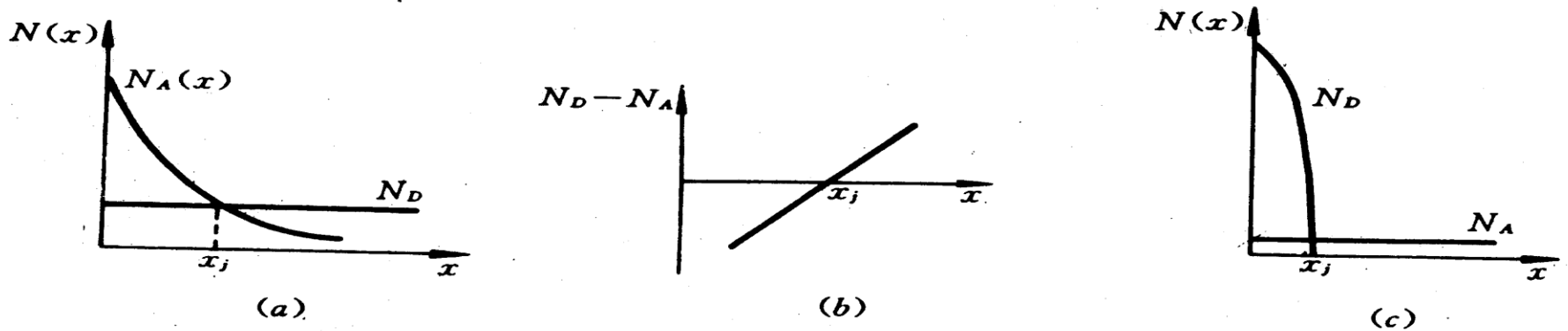


图 6-5 扩散结的杂质分布

(a) 扩散结；(b) 线性缓变结近似；(c) 突变结近似。

设pn结的位置在  $x=x_j$  处，则结中的杂质分布可以表示为：

$$x < x_j, N_A > N_D$$

$$x > x_j, N_D > N_A$$

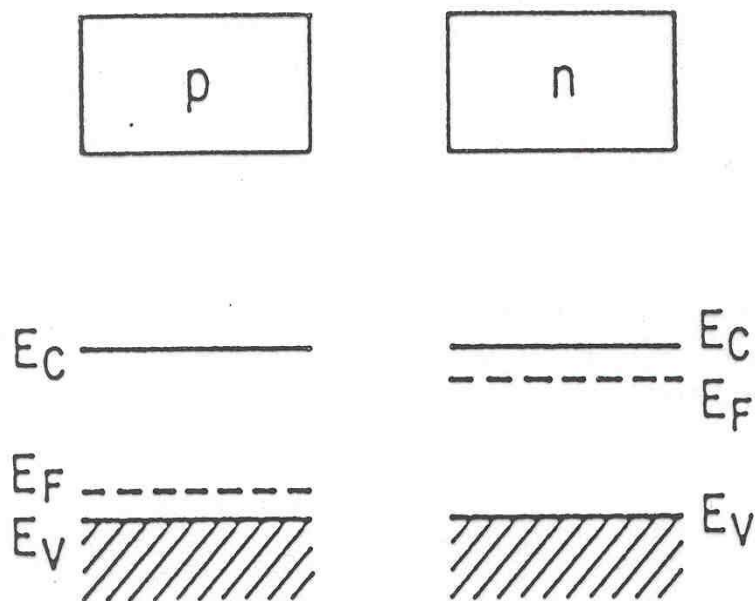
在扩散结中，若杂质分布可以用  $x=x_j$  处的切线近似表示，则称为线性缓变结，其杂质浓度分布可表示为  $N_D - N_A = a_j(x - x_j)$ ，式中  $a_j$  是  $x=x_j$  处切线的斜率，称为杂质浓度梯度。

对于高表面浓度的浅扩散结， $x_j$  处的斜率  $a_j$  很大，这时扩散结可用突变结来近似。

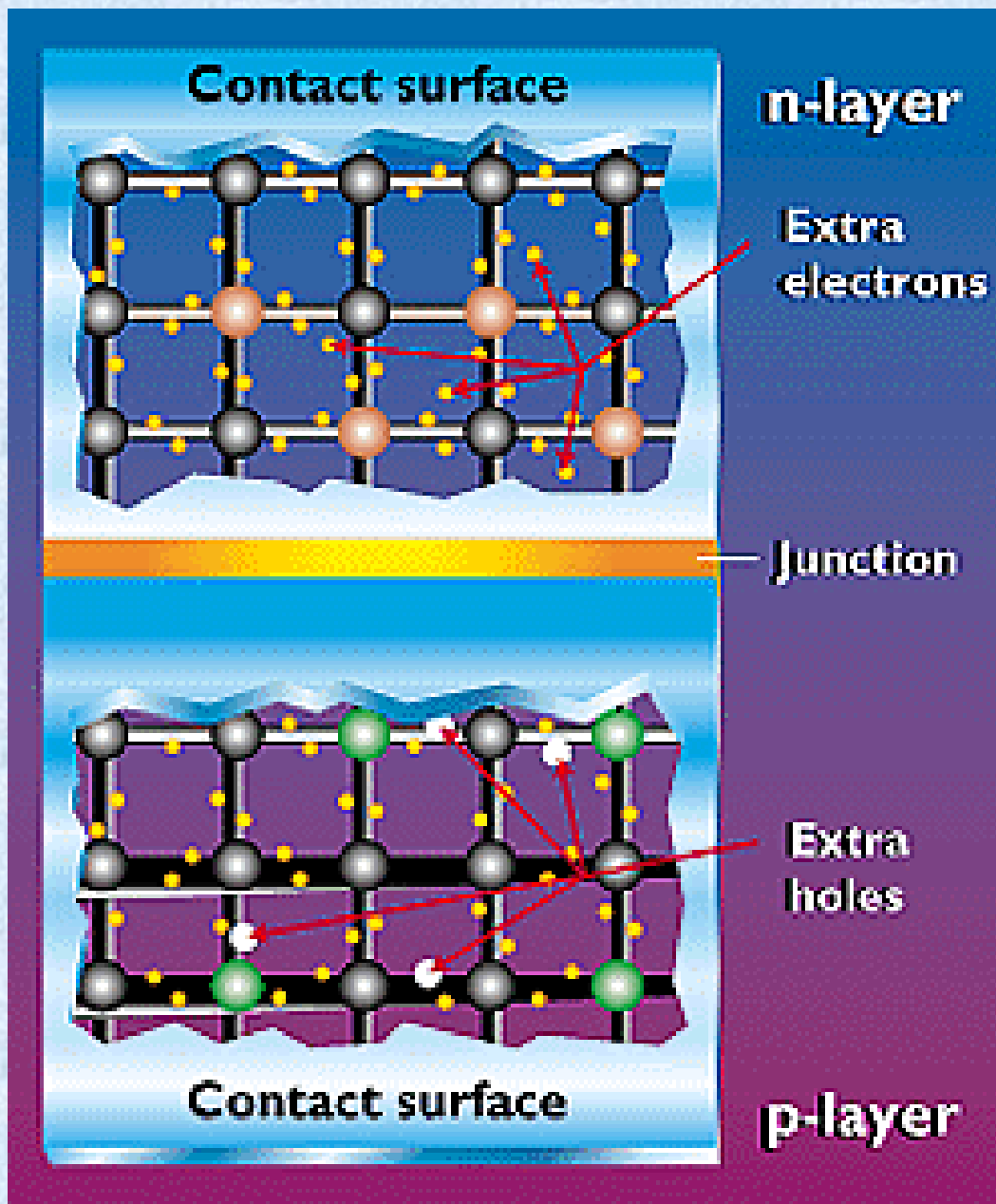


综上所述，pn结的杂质分布一般可归纳为两种情况，即突变结和线性缓变结。合金结和高表面浓度的浅扩散结（ $p^+-n$ 结或 $n^+-p$ 结）一般可认为是突变结。而低表面浓度的深扩散结，一般可以认为是线性缓变结。

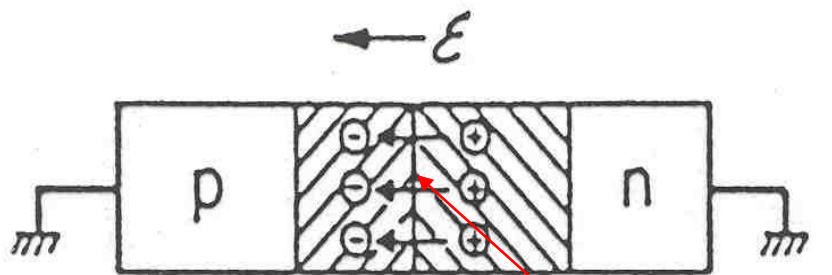
## 2、空间电荷区



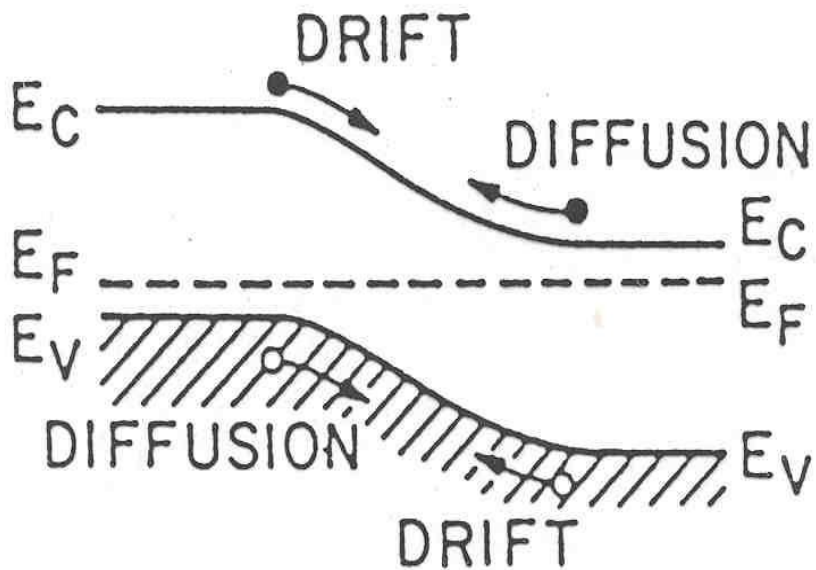
考虑两块半导体，一块是 n 型，一块是 p 型。在 n 型半导体中电子很多而空穴很少，在 p 型半导体中空穴很多而电子很少。左图是 n 型和 p 型半导体的能带图。



当这两块半导体结合形成pn结时，由于它们之间存在载流子浓度梯度，导致了空穴从p区到n区，电子从n区到p区的扩散运动。

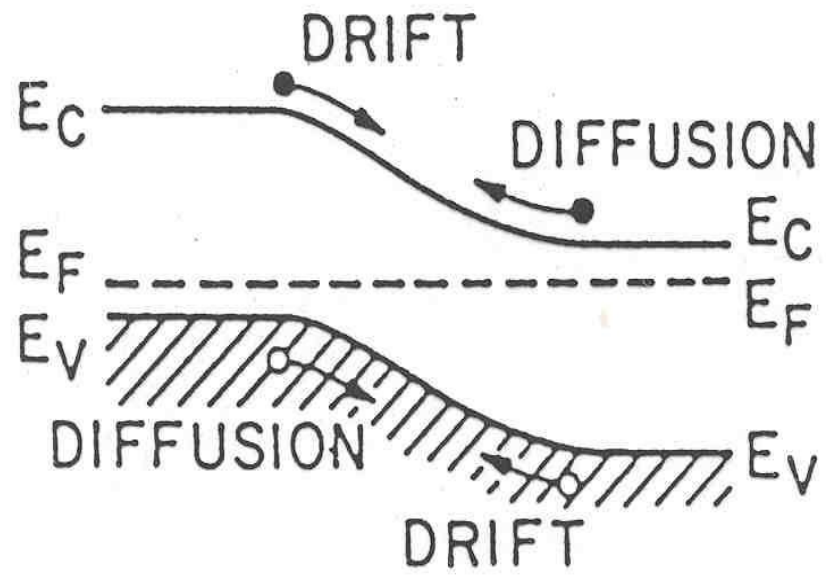
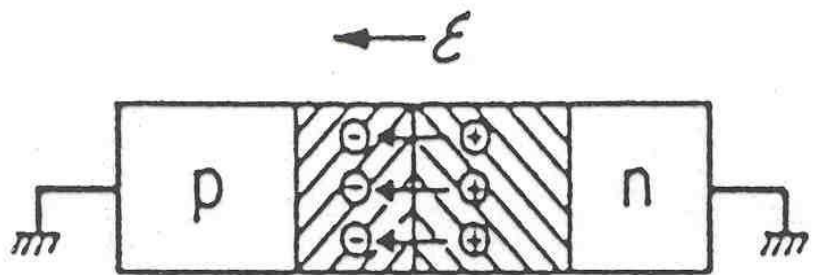


空间电荷区



对于p区，空穴离开后，留下了不可动的带负电的电离受主，这些电离受主，没有正电荷与之保持电中性，因此，在p-n结附近p区一侧出现了一个负电区域。同理，在p-n结附近n区一侧出现了由电离施主构成的一个正电荷区，通常就把在p-n结附近的这些电离施主和电离受主所带的电荷称为空间电荷。它们所存在的区域称为**空间电荷区**。





空间电荷区中的这些电荷产生了从n区指向p区，即从正电荷指向负电荷的电场，称为内建电场。在内建电场的作用下，载流子作漂移运动。显然，电子和空穴的漂移运动方向与它们各自的扩散运动方向相反。因此，内建电场起着阻碍电子和空穴继续扩散的作用。

随着扩散运动的进行，空间电荷逐渐增多，空间电荷区也逐渐扩展；同时，内建电场逐渐增强，载流子的漂移运动也逐渐加强。在无外加电压的情况下，载流子的扩散和漂移最终将达到动态平衡，即从n区向p区扩散过去多少电子，同时就有同样多的电子在内建电场作用下返回n区。因而电子的扩散电流和漂移电流大小相等，方向相反而互相抵消。对于空穴，情况完全相似。因此，没有电流流过p-n结。或者说流过p-n结的净电流为零。这时空间电荷的数量一定，空间电荷区不再继续扩展，保持一定的宽度，其中存在一定的内建电场。一般称这种情况为热平衡状态下的p-n结（简称为平衡p-n结）。

由平衡时的p-n结能带图可看出，在p-n结的空间电荷区中能带发生弯曲，这是空间电荷区中电势变化的结果。因能带弯曲，电子从势能低的n区向势能高的p区运动时，必须克服这一势能“高坡”，才能到达p区；同理，空穴也必须克服这一势能“高坡”，才能从p区到达n区，这一势能“高坡”通常称为p-n结的势垒，故空间电荷区也叫势垒区。

### 3、*p-n*结电流电压特性

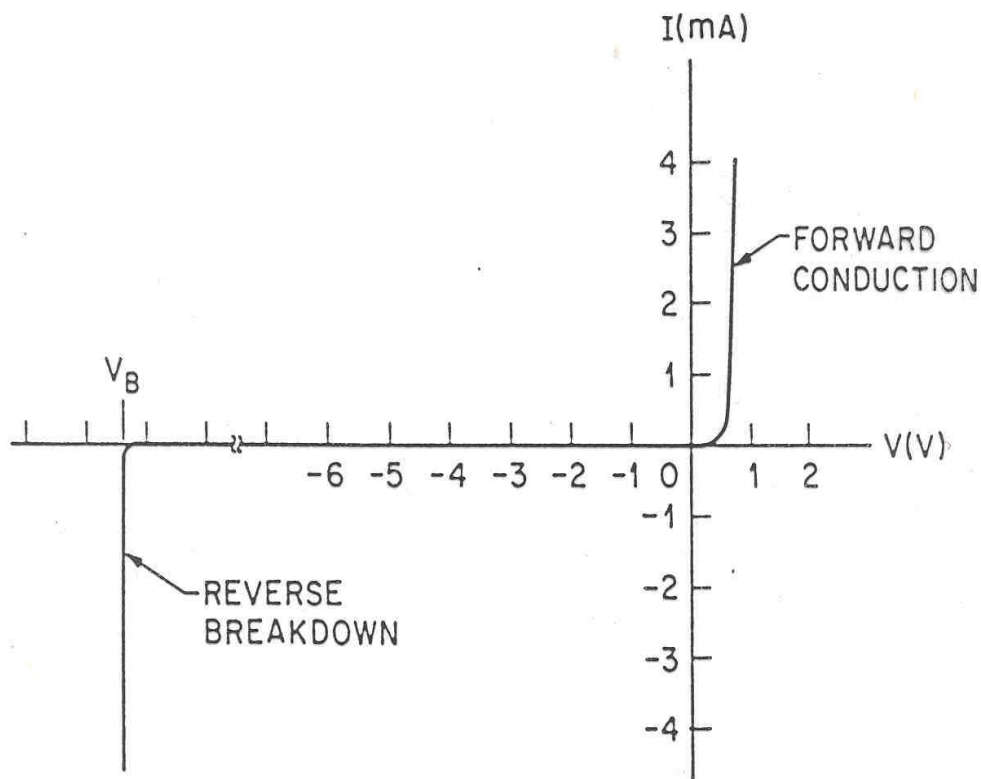
平衡*p-n*结中，存在着具有一定宽度和势垒高度的势垒区，其中相应地出现了内建电场；每一种载流子的扩散电流和漂移电流互相抵消，没有净电流通过*p-n*结；相应地在*p-n*结中费米能级处处相等。当*p-n*结两端有外加电压时，*p-n*结处于非平衡状态，下面就*p-n*结的电流电压特性作一定性说明。



## 理想p-n结的电流电压方程

$$J = J_s [\exp(qV/kT) - 1]$$

$$J_s = \frac{qD_n n_{p0}}{L_n} + \frac{qD_p p_{n0}}{L_p}$$



p-n 结具有单向导电性或整流效应。在正向偏压下，正向电流密度随着正向偏压呈指数关系迅速增大。在反向偏压下， $J = -J_s$ ，即反向电流密度是常量，与外加电压无关。故称  $J_s$  为反向饱和电流密度。